

$$K \equiv \frac{U_{\text{эн}} \cdot w}{(U_{\text{эн}} + w)^2} \leq 0.25$$

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平1-211976

⑬ Int.Cl.⁴

H 01 L 29/78
21/314
21/318

識別記号

3 0 1

庁内整理番号

B-8422-5F
A-6824-5F
B-6824-5F

⑭ 公開 平成1年(1989)8月25日

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 ヒ化ガリウムを用いたMIS型半導体装置の製造方法

⑯ 特 願 昭63-36971

⑰ 出 願 昭63(1988)2月18日

⑱ 発 明 者 藤 枝 信 次 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

発 明 の 名 称

ヒ化ガリウムを用いたMIS型半導体装置の
製造方法

特 許 請 求 の 範 囲

ヒ化ガリウム上に非酸化物系絶縁体膜を形成させ、MIS型半導体装置を製造する方法であって、該絶縁体膜形成前にヒ化ガリウム表面をガリウム安定化面とした後リン(P)、セレンウム(Se)、硫黄(S)、フッ素(F)のうち1つの陰イオン性元素を結合させるかまたは陰イオン性元素を含むラジカルあるいは分子を吸着させた上にこれに該絶縁体膜を450°C以下で堆積する工程を含むことを特徴とするヒ化ガリウムを用いたMIS型半導体装置の製造方法。

発 明 の 詳 細 な 説 明

(産業上の利用分野)

本発明は半導体装置の製造方法、更に詳しくは

ヒ化ガリウムを用いたMIS(金属-絶縁体-半導体)型半導体装置の製造方法に関する。

(従来の技術)

ヒ化ガリウム(以降GaAsと記す)を用いたMIS型半導体装置の特性は絶縁体膜とGaAsとの界面特性に大きく依存する。従来、良好な界面特性を得る方法としては、絶縁体膜形成前に、①GaAs表面をH₂、N₂、NH₃等のプラズマで処理する方法(ジャーナル・オブ・アプライド・フィジクス(Journal of the Applied Physics) 52(1981)3515-3519)、②GaAs表面を高純度流水で処理する方法(アプライド・フィジクス・レターズ(Applied Physics Letters) 50(1987)256-258)等が検討されてきた。これらは、n型GaAsを用いたMIS型半導体装置においてGaAs表面の過剰Asが表面ポテンシャルをピンニングしてしまい界面特性を劣化させてしまうという問題の解決を目的としたものである。

(発明が解決しようとする問題点)

しかし、①の場合プラズマ条件によってはGaAs表面が損傷を受ける危険性がある。すなわち、プラズマ処理時間やプラズマ出力条件等の最適化が必要になる。また②の場合には流水処理後絶縁体膜を形成するまでの間にGaAs表面を大気に晒してはならず特別の工夫が必要とされ再現性に問題がある。本発明の目的は、再現性の良い半導体装置の製造方法を得ることにある。

(問題を解決するための手段)

本発明は、ヒ化ガリウム上に非酸化物系絶縁体膜を形成する方法であって、該絶縁体膜形成前にヒ化ガリウム表面をガリウム安定化面とした後リン(P)、セレンウム(Se)、硫黄(S)、フッ素(F)のうち1つの陰イオン性元素を結合させるかまたは陰イオン性元素を含むラジカルあるいは分子を吸着させた上にこれに該絶縁体膜を450°C以下で堆積する工程を含むことを特徴とするヒ化ガリウムを用いたMIS型半導体装置の製造方法を提供するものである。

(作用)

圧が生じ、GaAs表面における過剰Asの生成の防止を意図した上記工程の制御性が悪化することが分かった。さらにこのAs分圧の変動が過剰As生成の防止に与える影響は、絶縁体膜を堆積させるGaAs表面の状態(初期状態)によって異なることが分かった。

GaAs表面の初期状態をGa安定化面とし、P、Se、S、Fのうちいずれか一つの陰イオン性元素を結合させるかまたは陰イオン性元素を含むラジカルあるいは分子を吸着させることにより工程の繰り返しに伴い製造装置内に生ずる制御されないAs分圧の影響を抑制できることを見いだした。すなわち、イオン性から考えてGaとの結合がAsよりも強いと予想される上記陰イオン性元素をGa安定化面に結合させることにより装置内残留AsがGaとの結合することを抑制するわけである。

本発明では、GaAs表面にはあらかじめ自然酸化膜が含まれぬようGaAsエピタキシャル成長あるいはGaAs基板のAs雰囲気熱処理によ

上記問題を解決するための手段を検討した結果、特許願61-191307、同61-191379において記載した方法などが有用であることを見いだした。すなわち、(1)GaAs基板上に成長させたGaAsエピタキシャル成長層の上に絶縁体膜としてⅢ族窒化物を被着させる工程において該Ⅲ族窒化物堆積直前に(1-1)As原料、Ⅲ族窒化物のⅢ族原料、N原料を順に供給するかあるいは(1-2)Ga原料、N原料を順に供給する方法、または(2)GaAsエピタキシャル成長層あるいはGaAs基板のAs雰囲気中熱処理の後500-550°Cにおいて(2-1)高純度H₂中あるいは高真空中または(2-2)換気雰囲気中で熱処理を行った後450°C以下で非酸化物系絶縁体膜を被着させる方法を探ることにより比較的簡便に特性の再現性を改善することが可能であった。しかしながら、依然として、再現性に問題があった。その原因を検討したところ、上記方法の場合には製造工程の繰り返しに伴い製造装置内の内壁などにGaAsやAsが付着する結果装置内に制御されないAs分

る自然酸化膜除去の工程を行ってある。この後GaAs表面をGa安定化面とし、陰イオン性元素を結合させておく。絶縁体膜としては窒化物、フッ化物等非酸化物系絶縁体を450°C以下で堆積するものとする。酸化物系の絶縁体膜はその堆積がGaAs表面酸化膜・過剰As生成の原因となるために除外する。

(実施例)

以下、本発明を実施例により説明する。

第1の実施例においては非酸化物系絶縁体としてフッ化カルシウム(CaF₂)を用いてMIS型電界効果トランジスタ(MISFET)を作製した。また陰イオン性元素としてはセレンウム(Se)をガリウム安定化面に結合させることとした。工程はガスソース分子線エピタキシー(MOMBE)装置で行った。まず化学的エッチングを行った半絶縁性(100)GaAs基板(ソース、ドレインn⁺コンタクト領域を形成したものを)を装置内に導入し、As分子線(As₄強度: $1 \times 10^{13} \text{ cm}^{-2} \text{ sec}^{-1}$)を照射しながら昇温し650°Cで2分間熱処理することにより基板表面の自

然酸化膜を除去した。次に200°Cまで降温し(A₅分子線照射は550°Cで停止した)Ga分子線($1 \times 10^{15} \text{ cm}^{-2} \text{ sec}^{-1}$)を1分間照射後再び620°Cまで昇温してGa安定化面を得た。このとき反射高速電子線回折(RHEED)パターンは4×6構造を示した。引き続き装置内、500°CでH₂Se(0.05cc/min)を供給し1分間熱処理後降温し400°CでH₂Se供給を停止後CaF₂を厚さ50nm蒸着した。得られたCaF₂/GaAs試料にアルミニウム(A₁)を蒸着後パターニングしゲートを形成した。最後にソース、ドレインn⁺コンタクト上に金・ゲルマニウム・ニッケル(AuGeNi)電極を形成しMISFETとした。本方法で作製したMISFETは蓄積型の動作を示した。ゲート長1μmのとき相互コンダクタンス(g_m)は平均45mS/μmであり、この平均g_mは10回の製造回数で±15%の分布範囲内にあり、本実施例が良好な再現性を持つことがわかった。

第2の実施例では非酸化物系絶縁体として窒化アルミニウム(AlN)をトリメチルアルミニウ

ム(TMA)-ヒドラジン(N₂H₄)系原料により堆積してMIS型電界効果トランジスタ(MISFET)を作製した。また陰イオン性元素としてはリン(P)をガリウム安定化面に結合させることとした。本実施例ではガスソース分子線エビタキシャル(MOMBE)装置により工程を行った。第1の実施例と同じGaAs基板を装置内に導入し、As分子線(As₄強度: $1 \times 10^{15} \text{ cm}^{-2} \text{ sec}^{-1}$)を照射しながら昇温し650°Cで2分間熱処理することにより基板表面の自然酸化膜を除去した。次に550°CでAs分子線を停止した後1分間H₂(0.1cc/min)雰囲気中で熱処理を行いGa安定化面を得た。引き続きフォスフィン(PH₃:0.05cc/min)を供給しながら400°Cまで降温した後N₂H₄・TMAの供給を順に開始し厚さ100nmのAlN膜を堆積した。本方法で作製したMISFETは蓄積型の動作を示した。ゲート長1μmのとき相互コンダクタンス(g_m)は平均50mS/μmであり、この平均g_mは10回製造回数で±15%の分布範囲内にあり、本実施例が良好な再現性を持つこ

とがわかった。

第3の実施例では第2の実施例におけるPH₃をH₂S(0.05cc/min)に変えガリウム安定化面に硫黄(S)を結合させることとした。本方法で作製したMISFETは蓄積型の動作を示した。ゲート長1μmのとき相互コンダクタンス(g_m)は平均45mS/μmであり、この平均g_mは10回の製造回数で±15%の分布範囲内にあり、本実施例が良好な再現性を持つことがわかった。

第4の実施例では第1の実施例におけるH₂SeをNF₃(0.05cc/min)に変えガリウム安定化面にフッ素(F)を結合させることとした。ただしこの場合NF₃はフッ化アルゴンエキシマーレーザー光を用いて分解を行った。本方法で作製したMISFETは蓄積型の動作を示した。ゲート長1μmのとき相互コンダクタンス(g_m)は平均50mS/μmであり、この平均g_mは10回の製造回数で±15%の分布範囲内にあり、本実施例が良好な再現性を持つことがわかつ

た。

以上の結果は従来法のうちでも最良の場合の40%よりも改善されたものである。

実施例においてはGaAs基板上に直接、絶縁体膜を被着したが、基板上にGaAsのエビタキシャル成長層を形成させ、その成長層の表面をGa安定化面とした後、絶縁体膜を形成させても良い。また絶縁体膜としては、CaF₂やAlNに限られたものではなく、SiN_xやBNなど他の酸素を含まない絶縁体膜でも良い。

絶縁体膜の成長方法も分子線エビタキシー以外の気相成長方法を用いることができる。

(発明の効果)

以上に述べたように、本発明によればヒ化ガリウムを用いたMIS型半導体装置の製造工程の再現性を向上させることができる。

代理人 弁理士 内原 晋